

電流－電圧特性測定による半導体電流輸送機構の解析方法

一番ヶ瀬 剛*

Analytic method for the transport properties of semiconductor materials

Tsuyoshi Ichibakase

Abstract

In this report, the analytic method for the transport properties of semiconductor materials is given an explanation, and the sample of electrical characteristics was investigated by means of this analytic method. This analysis is carried out by means of the measurement on the current vs voltage characteristic.

The analyzed sample, ITO(Indium Tin Oxide) was used on the glass substrates as the transparent electrode, and ZnSe and CdTe layer was prepared by the vacuum deposition on this ITO. Then, the electrical characteristics of this sample were investigated by means of the electric current transport analysis. The ZnSe-CdTe sample that CdTe layer is prepared on ITO-ZnSe(0.1 μ m) substrate has not high-density level at the junction surface, and the CdTe layer with little lattice imperfection can be prepared. From the analysis, the ZnSe-CdTe junction has the p type bending band structure on the CdTe side, and has the n type bending band structure on the ZnSe side. From the analytical result of this analytic method, the transport properties of this semiconductor materials sample became clear.

Keywords: II－VI compounds, CdTe, ZnSe, ITO, transport properties, optical device,

1. はじめに

半導体デバイスの特性を評価する場合に、最も基本的な評価方法として電流－電圧特性の測定評価が使用される。半導体の電流－電圧特性を説明する理論は、ほぼ完成されており理論式に厳密に従うと考えられるが、実際に測定を行うと、しばしば理論式から外れるような現象が観測される。この理由として、半導体理論があまりにも理想化されたシンプルな構成と材料・試料を想定しているためである。逆に理論式から外れるような現象が、解析しようとする試料の本質的特性を示している場合が多い。本報告では、半導体試料の電流－電圧特性の測定評価を使用した新しい解析方法を提示すると共に、実際にII－VI族化合物半導体へ適用して解析を試みた。

2. 半導体ヘテロ接合の電流輸送モデル

半導体のヘテロ接合における電流輸送機構に関するモデルは数多く報告されているが、大きく分類すると次の4モデルがある。
(i) 拡散モデル(diffusion theory)と呼ばれるもので Anderson^{[1][2][3][4]}によって基

本モデルが提唱された。(ii) エミッションモデル(emission model)。古典的なこのモデルは Perlman^{[5][6]}によって示された。(iii) 2重ショットキーモデル(double shottky model)。このモデルについては Van Opdorp と Kanerva^[7]の報告がある。(iv) 再結合－トンネルモデル^{[8][9]}。接合の片方で拡散による電流輸送を生じ、もう片方で界面準位へのトンネル効果による電荷の流れがあるときには、トンネル効果による特性を持つ。このうち拡散とエミッションモデルの電流輸送は、内部障壁を通した拡散電流であり次の関数形に従う。

e : 電子の電荷、 V : 接合部の電圧、 k : ボルツマン定数、 T : 絶対温度とする。また接合部を流れる全電流を J とすると

$$J \propto \{\exp(eV/kT) - 1\} \dots\dots\dots (1)$$

拡散とエミッションモデルでは基本的に(1)式を含む関数が一義的に決まる。また接合部でトンネル効果を生じる場合、 $J \sim \exp(\beta V)$ に従う(β : 定数)。このほか、接合の片方の半導体が逆方向特性になっており、「なだれ(avalanche)」・ブレークダウンを生じた場合には $J \sim V^m$ に従う

(m : 定数)。

3. 電流輸送機構の解析方法

半導体ヘテロ接合の電流輸送機構を電流—電圧特性から解析する場合には、前記のモデル理論を適用して解析する。以下に具体的な解析方法を示す。

3.1 内部抵抗の補正

前記理論式において接合部の電圧 V 、接合部を流れる全電流を J とし、理論式を $J=f(V)$ と表した場合、式中の V は接合部の電圧であって、試料に加わる外部電圧ではない。半導体は試料自体の抵抗を持つため、外部電圧と接合部の電圧は異なる値を持つ。試料の製作条件や大きさにもよるが、試料自体の抵抗は無視できない大きな値を持つ。ここで試料を通して流れる全電流を J とし、試料自体の抵抗値を R とする。さらに試料へ加える外部電圧を V_{out} とすると次の関係が成立する。

$$V_{out} = V + R \cdot J \quad \dots\dots (2)$$

図1に等価回路を示す。試料自体の抵抗値： R は試料の製作条件によって変化するため評価する試料自体について決める必要がある。

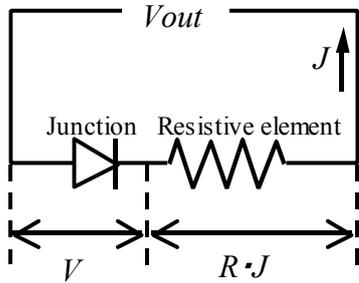


図1 半導体接合の等価回路

Fig.1. Equivalent circuit of the semiconductor junction

3.2 拡散領域の解析方法

拡散モデルでは基本的に(1)式を含む関数が一義的に決まる。さらに

(1)式は V が比較的大きい値の場合 ($V > 0.08[V]$) に次の近似が成立する。

$$J \propto \{\exp(eV/kT) - 1\} \sim \exp(eV/kT) \quad \dots (3)$$

従って

$$\begin{aligned} \ln(J) &\propto eV/kT \\ &= (e/kT) \cdot (V_{out} - R \cdot J) \quad \dots (4) \end{aligned}$$

この近似から、測定での上限の V_{out} の値を使用することで R の最大値を決定することができる。解析にあたっては R 値について、さらに正確な値が必要になる。(3)式の近似では $\{\exp(eV/kT) - 1\} < \exp(eV/kT)$ の関係にある

から実際よりも大きな値として近似している。従って R の真値はこの方法で求めた R 値より小さい値になる。この点に留意して解析を進める。実際の解析では、前述の方法で R の最大値を暫定的に決定しておいて、最終的にグラフ上で微調整を行うことで決定する。

測定で得られた J 、 V_{out} と真値の R が決まれば、 J vs V の関係として唯一の関数が決まる。このため、測定で得られた J vs V の関係は、拡散電流の理論曲線と全部あるいは一部が一致する。

3.3 ブレークダウン領域の解析方法

接合部でトンネル効果を生じる場合、および接合の片方の半導体が逆方向特性で「なだれ」・ブレークダウンを生じた場合には、いずれも $\ln(J)$ と V の関係、もしくは $\ln(J)$ と $\ln(V)$ の関係において直線性が成立するので容易に判断できる。

3.4 空間電荷領域を含む場合の解析方法

半導体ヘテロ接合の最も簡単なモデルについては以上の方法で解析が可能であるが、実際の接合ではもっと複雑になる。化合物半導体など欠陥準位を含む材料の解析では、材料内での電荷トラップに起因する空間電荷の影響を考慮しないと、接合特性を正確には把握できない事が知られている。

空間電荷の蓄積の影響は、トラップ準位に蓄積した電荷が試料内の電位分布を変化させるために生じる。半導体ヘテロ接合では、接合面に結晶の格子定数の違いあるいは熱膨張係数の違いによるストレスから、多くの準位(dangling bond)が発生する。界面準位の密度の差はあるにしても、ヘテロ接合では、ほとんど全ての接合において界面準位の影響を無視することができない。このため、界面準位に蓄積した電荷は接合面での電位を変化させる。

ヘテロ接合では、接合面を境として二つの領域の電位は二分される。先にヘテロ接合の解析においては、測定での J vs V の関係は一義的に唯一決まる拡散電流の理論曲線と全部、あるいは一部が一致すると述べたが、実際の試料については、試料自体の抵抗 R を補正した接合部電圧 V を用いても、現象と一致する理論式が見つからない場合が多い。この原因は、空間電荷による接合電圧の変化を考慮していないために、接合電圧 V を大きく見積もりすぎることにある。

空間電荷を考慮した解析を行うには、接合電圧をさらに分割して考える必要がある。すなわち、ヘテロ接合の片方の材料により形成されるバンドベンディングの作る接合に作用する電位 $v1$ 、さらに残りの接合に作用する電位 $v2$ とし次の関係が成立する。

$$V = v1 + v2 \dots\dots\dots (5)$$

ここで $v1$ と $v2$ の電位配分は接合準位に蓄積される電荷の量により決まる。この場合でも接合面を通して流れる全電流 J は試料全体を通して共通である。この $v1$ と $v2$ の比率は、二つの接合における電荷輸送の式に従って変化し平衡状態に至るものと考えられる。

$v1$ と $v2$ の電位配分は接合準位に蓄積される電荷の量により決まる。この場合でも接合面を通して流れる全電流 J は試料全体を通して共通である。測定では試料へ加える外部電圧 V_{out} をゼロから増加させる。初期の双方の接合への電圧配分は、接合面の接合容量の配分比から始まると考えられる。仮に両接合に電圧が等分配されるとすれば、電流-電圧特性関数の電流の大きい側から電荷が多く流入する。過剰な電荷は接合面に留まり空間電荷を形成する。このためこの接合に作用する正味の電圧 v は外部電位 V を打ち消す方向に作用し、外部電位 V よりも小さくなる。電位バランスが崩れることで電荷の流入は平衡状態へ移行するものと考えられる。

さらにこの平衡状態から僅かに外部電圧 V_{out} が上昇した場合を考える。外部電圧 V_{out} の変化分によって生じる各接合部の電圧配分は、接合面の接合容量の配分比によって決まり、平衡状態での電位配分 v/V とは関係ない増加をする。この電位上昇によって増加する電流変化についても電流-電圧特性関数の電荷流入量の多い接合側から多くの電荷が流入する。従って、電流-電圧特性は、あたかも拡散電流関数の電流値 J の大きい接合に支配されるように変化する。すなわち $v1$ と $v2$ の比率は、二つの接合における電荷輸送の式に従って変化し平衡状態に至るものと考えられる。実際の解析では、このことを考慮して解析を行う必要がある。

実際の解析では、(5) 式の関係を決める電位配分を Pv として次式のように定義する。

$$Pv = v1/V \text{ あるいは } Pv = v2/V \dots\dots (6)$$

(6) 式のパラメータ Pv を変化させ、最終的にグラフ上で微調整を行うことで Pv を決定する。

3. 5 数値データの解析方処理

数値データの実際の解析では、測定により得られた接合の電流-電圧特性に上記の理論計算値を重ね合わせ、特性データが一致するまで変数を変化させていくことで解析を進める。決定すべきパラメータは試料自体の抵抗値 R と (6) 式の関係を決める電位配分・パラメータ Pv である。

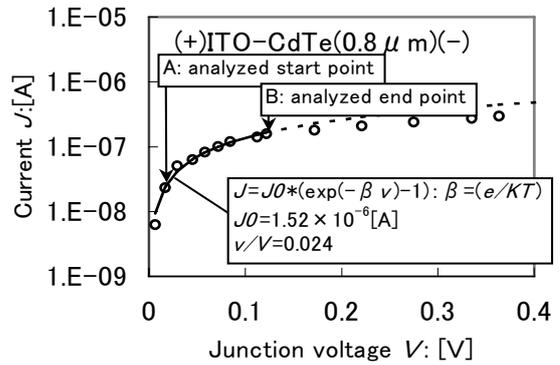


図2 ITO-CdTe(0.8 μm)接合の電流・電圧特性
Fig.2 Current vs Voltage characteristic of the ITO-CdTe(0.8 μm) Junction.

ここで、空間電荷領域を含む拡散領域の解析例を用いて解析手順を示す。図2に示すのは、ITO-ZnSe(0.1 μm)-CdTe(0.8 μm)接合における電流-電圧・測定結果を示す。○は測定で得られた測定値を示す。ここに解析開始点Aを通る理論式を数値計算し、重ね合わせて表記する。理論式として(1)式を用いた。A点を(X1, Y1)とすると(1)式は次の関数となる。

$$(J-Y1) = \{ \exp[e(V-X1)/kT] - 1 \} \dots\dots (7)$$

ここで、 V は接合面の正味の電位であり(2)式にしたがって、次の関係になる。

$$V = V_{out} - R \cdot J \dots\dots\dots (8)$$

さらに、空間電荷を含む場合には、 V 値として $v1$ を使用し、(5) 式の関係を決める電位配分・パラメータ Pv を用いて下記の関係式を V として使用する。

$$v1 = Pv \cdot V \text{ であるから} \\ v1 = Pv \cdot (V_{out} - R \cdot J) \dots\dots (9)$$

(7) 式は最終の理論式として次の関係式で示される。

$$(J-Y1) = \{ \exp[e(v1-X1)/kT] - 1 \}$$

$$\text{ただし } v1 = Pv \cdot (V_{out} - R \cdot J) \dots\dots (10)$$

(10) 式中、値が決まっていない未定係数は、 R と Pv である。

最初に3.1に示した方法で R の最大値を暫定的に決定しておいて、最終的に R と Pv

をグラフ上で微調整(独立して僅かに変化させる)を行う。この操作を繰り返すと図 2 に示す結果が得られる。図 2 に示す実線は測定データのばらつきを考慮すると、解析終了点 B までほぼ一致する。B 点以降は別の未定係数 (R と P_V) を有する理論関数が必要である。

ここで決まる未定係数 R と P_V はこの A~B 区間の試料の状態を示すデータとなる。すなわち R はこの条件でのキャリア密度を示している。また P_V は空間電荷量の比を示している。

この解析方法を用い、解析開始点 A を移動しながら R と P_V を決定していくと外部電位に対するキャリア密度、空間電荷量の関係を解析することが可能となる。

4. 実験および解析評価の例

本報告で提示した解析方法の具体的な適用例として、直流スパッタリングによりガラス基板上に透明導電膜として ITO(Indium Tin Oxide)を形成し、さらに真空蒸着で形成された ZnSe を形成して窓材料基板とし、CdTe を同じく真空蒸着により形成した光センサーセルについての電気特性を、電流輸送機構の解析を中心に検討した。さらに、この解析によりガラス基板上に真空蒸着で形成された ITO-ZnSe-CdTe セルの電流輸送機構の解明を試みた。

4. 1 試料の作成と評価方法

試料を形成するためのガラス基板は厚み 2mm、面積 3.14cm² のパイレックスガラス (PYREX: Pyrex glass, Corning Incorporated) を使用した。このガラス基板に上、透明導電膜として、ITO(Indium Tin Oxide)を直流スパッタリング法で形成した。ITO の比抵抗値は平均値で $2.0 \times 10^{-4} \Omega \text{ cm}$ である。

ZnSe 膜は、真空蒸着法により上記ガラス基板と ITO 膜の上に形成した。製作条件は、真空度 1.33×10^{-4} (Pa) 以下の真空装置内で、基板温度 270℃ 蒸発源温度 900℃ で蒸着した。CdTe 膜は同じ真空度の装置内で基板温度 270℃ 蒸発源温度 650℃ で蒸着した。また ZnSe, CdTe の各単一材料からなる蒸着膜をパイレックスガラス上に直接形成し、分光透過率の測定に使用した。製作した試料は蒸着後、結晶性の改善のために、真空装置内においてヒーターによる輻射過熱で 560℃、3.3 分間の熱処理を行った。試料の ZnSe、及び CdTe 側は、面積 7.065mm² の金蒸着を行って取り出し

電極とした。金電極は ZnSe, CdTe の材料とオーミックコンタクトを形成する事が知られている^{[10][11]}。金蒸着面および ITO とは銅電極の接触により取り出した。試料は電気的なノイズ混入を防ぎ、また光導電の影響を防ぐために密閉が可能な金属製の容器内に設置し、23℃ の環境で測定を行った。

試料の電気測定には、定電圧電源とナノアンペアーまで測定可能な電流計および電圧計を使用し、電圧を零ボルトから増加させる方法で電圧と試料に流れる電流を測定した。実験に用いた ITO-ZnSe-CdTe セルの構造を図 3 に示す。

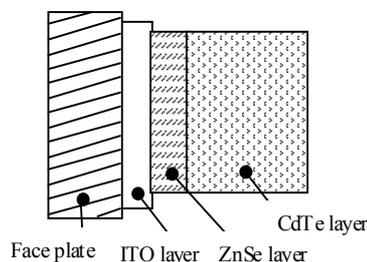


図3 実験セルの構造
Fig.3 Structure of the experiment cell

4. 2 実験結果

パイレックスガラス上に形成した ITO-ZnSe の 2 層からなる基板層はセンサー材料 CdTe の結晶成長基板であり、ZnSe 層内の結晶欠陥を減らすと同時に、電流取り出し用の電極としての役割とセンサー外部から入射する入射光の透過窓材料としての役割を持つ。しかし、ITO、ZnSe とともに強い n 型の半導体と考えられており、その接合も電気的な接合特性を持つ。実際に ITO-ZnSe(3.44μm) 試料について電圧-電流特性を評価すると、接合面を境界として、ITO、ZnSe とともに n 型のバンドベンディングを生じていると考えられる特性を示した。しかし、ZnSe の厚みが 0.1μm の場合には、ほとんどオーミックと考えられる特性を示した。図 4 に ITO-ZnSe(0.1μm) の試料における、電圧-電流特性を示す。

図 5 に示すのは、パイレックスガラス上に ITO を形成し、これに続けて CdTe を 0.8μm の厚みに形成した試料についての電圧-電流特性を示す。電圧は外部電圧であり、試料の内部抵抗補正は行っていない。図から明らかのように整流特性を示しており ITO を + とし CdTe を - とする方向に順特性を示している。

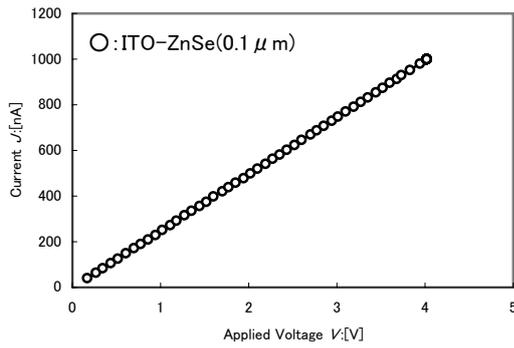


図4 ITO-ZnSe(0.1 μm)接合の電流・電圧特性
Fig.4 Current vs Voltage characteristic of the ITO-ZnSe(0.1 μm) Junction.

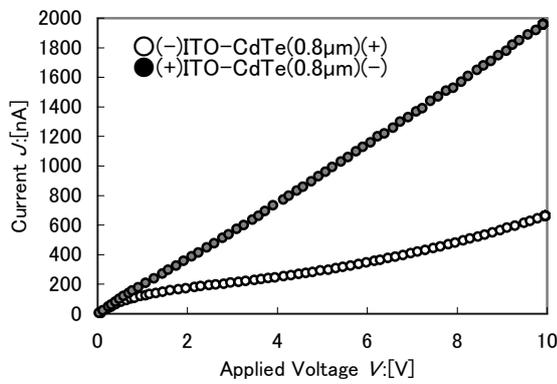


図5 ITO-CdTe(0.8 μm)接合の電流・電圧特性
Fig.5 Current vs Voltage characteristic of the ITO-CdTe(0.8 μm) Junction.

図6、図7に示すのは、試料自体の持つ抵抗値を補正し、接合部分に加わる正味の電圧に対して電流値を対数表示した特性を示す。

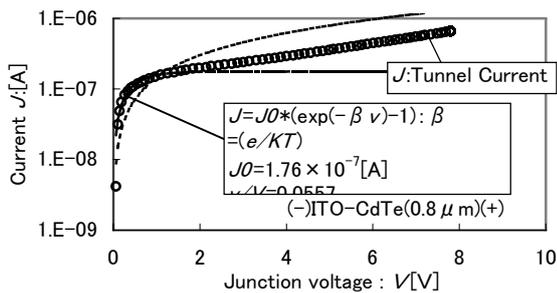


図6 ITO-CdTe(0.8 μm)接合の電流・電圧特性
Fig.6 Current vs Voltage characteristic of the ITO-CdTe(0.8 μm) Junction.

図6はITOを-としCdTeを+とする方向に電圧を印加した場合の特性であり、図7はITOを+としCdTeを-とする方向に電圧を印加した場合の特性を示す。試料自体の抵抗値 R については $R=3.66 \times 10^6$ [Ω]と推定した。図から二つの測定値は V の変化の途中で傾向が変わっており、複数の関数の合成であると考えられる。

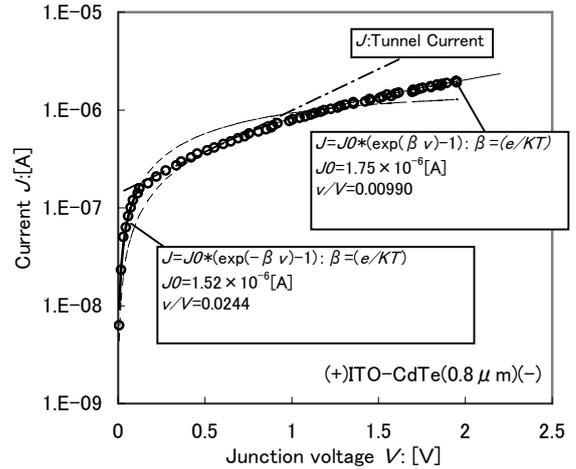


図7 ITO-CdTe(0.8 μm)接合の電流・電圧特性
Fig.7 Current vs Voltage characteristic of the ITO-CdTe(0.8 μm) Junction.

図8に示すのは、パイレックスガラス上にITO-ZnSe(0.1 μm)を形成し、これに続けてCdTeを0.8 μmの厚みに形成した試料についての電流-電圧特性を示す。電圧は外部電圧であり、試料の内部抵抗補正は行っていない。図から明らかなように僅かな整流特性を示しておりITOを-としCdTeを+とする方向に順特性を示している。

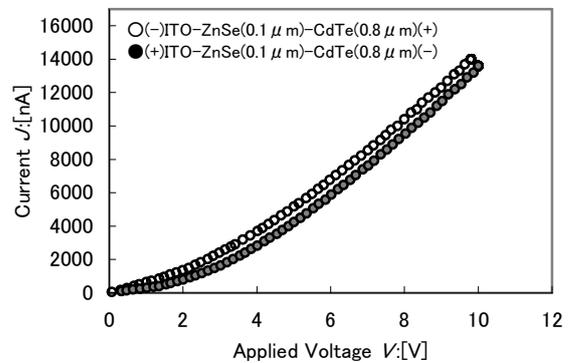


図8 ITO-ZnSe-CdTe接合の電流・電圧特性
Fig.8 Current vs Voltage characteristic of the ITO-ZnSe(0.1 μm)-CdTe(0.8 μm) Junction.

図9、図10に示すのは、試料自体の持つ抵抗値を補正し、接合部分に加わる正味の電圧に対して電流値を対数表示した特性を示す。図9はITOを-としCdTeを+とする方向に電圧を印加した場合の特性であり、図10はITOを+としCdTeを-とする方向に電圧を印加した場合の特性を示す。試料自体の抵抗値 R については $R=1.44 \times 10^6$ [Ω]と推定した。図6、図7とは異なる傾向を示しているが、同じように複数の関数の合成であると考えられる。

5. 電流－電圧特性の解析と考察

図6にITO-CdTe(0.8μm)試料について、ITO側を－としCdTe側を＋とした場合について、拡散理論を適用し理論関数との比較を行った結果を示す。接合部の電圧で約1.32Vまでは逆方向の拡散理論によく一致する。

この場合には電流を支配する接合部の正味の電圧 v は接合部全体の電圧 V に対して $Pv=0.0557$ の関係にあり拡散の関数は次の通りである。

e : 電子の電荷の絶対値、 k : ボルツマン定数、 T : 絶対温度そして $v[V]$ を用いて次式の関係にある。

$$J=1.76 \times 10^{-7} \times \{\exp(-ev/kT)-1\} \quad [A] \quad \dots\dots\dots (11)$$

接合部の電圧で約1.32Vより大きな領域では、順方向の拡散電流へ移行すると思われたが、図6からも明らかなように $\ln(J)$ と V との間に直線関係が見られ $J \sim \exp(\beta V)$ の関数形に従うトンネル効果が生じている。ここで $\beta=0.210$ と推定した。ITO-CdTe 接合では接合面に密度の大きい準位を発生しており準金属領域を形成しているものと考えられる。そしてITO、CdTeの双方でn型のバンドベンディングを生じているものと考えられる。接合部の電圧で約1.32Vより小さな電位では、CdTe側からの逆方向拡散電流が支配的である。約1.32Vより大きな領域では、ITO側からの順方向の拡散電流へ移行すると同時にITO拡散領域でのトンネル効果を生じている。この種類のトンネル効果は、順方向でしか生じない。すなわち、ITO拡散距離の縮小からトンネル効果へ移行していると考えられる。

図7に示すのはITO-CdTe(0.8μm)試料について、ITO側を＋としCdTe側を－とした場合について、拡散理論を適用し理論関数との比較を行った結果である。接合部の電圧で約0.117Vまでは逆方向の拡散理論によく一致する。この場合には電流を支配する接合部の正味の電圧 v は接合部全体の電圧 V に対して $Pv=0.0244$ の関係にあり拡散の関数は次の通りである。

$$J=1.52 \times 10^{-6} \times \{\exp(-ev/kT)-1\} \quad [A] \quad \dots\dots\dots (12)$$

接合部の電圧で約0.117Vより大きな領域では、トンネル効果と考えられる特性が続いたあと順方向の拡散電流へ移行する。この場合には電流を支配する接合部の正味の電圧 v は接合部全体の電圧 V に対して $Pv=0.00990$ の関係にあり拡散の関数は次の通りである。

$$J=1.75 \times 10^{-6} \times \{\exp(-ev/kT)-1\} \quad [A] \quad \dots\dots\dots (13)$$

接合部の電圧で約0.117Vより小さな電位では、ITO側からの逆方向拡散電流が支配的である。この間はCdTe接合部には、接合の残りの電位が全て分配されており、この電位でCdTe領域でのトンネル電流へ移行する。この後でCdTe側からの順方向の拡散電流へ移行する。これらの一連の現象は電流関数の電流値 J の大きい関数に支配されるように変化している。

図9にITO-ZnSe(0.1μm)-CdTe(0.8μm)試料について、ITO側を－としCdTe側を＋とした場合について、拡散理論を適用し理論関数との比較を行った結果を示す。

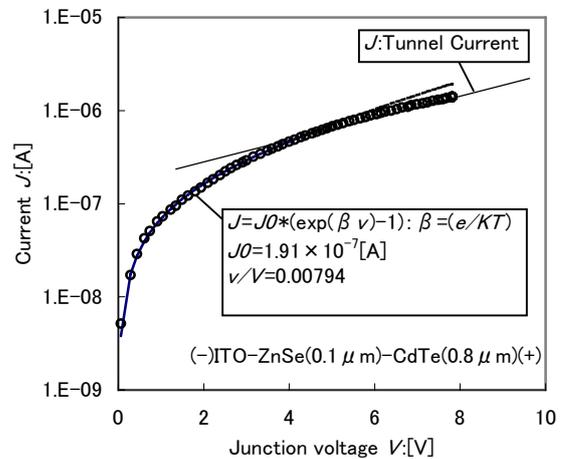


図9 ITO-ZnSe-CdTe接合の電流・電圧特性
Fig.9 Current vs Voltage characteristic of the ITO-ZnSe(0.1 μm)-CdTe(0.8μm) Junction.

接合部の電圧で約5.22Vまでは順方向の拡散理論によく一致する。この場合には電流を支配する接合部の正味の電圧 v は接合部全体の電圧 V に対して $Pv=0.0794$ の関係にあり拡散の関数は次の通りである。

$$J=1.91 \times 10^{-7} \times \{\exp(ev/kT)-1\} \quad [A] \quad \dots\dots\dots (14)$$

接合部の電圧で約5.22Vより大きな領域では、トンネル効果による電流へ移行する。ZnSe-CdTe接合では接合面に準位があるものの、ZnSe側でn型CdTe側でp型のバンドベンディングを生じているものと考えられ、逆方向の拡散電流は現れない。接合部ではZnSeの禁帯幅がCdTeよりも大きいことからZnSeの作る障壁高さが大きく、接合特性を支配していると考えられる。接合電圧の上昇とともにZnSe側の拡散距離が収縮することで、接合部分の準位へ向かってトンネル効果を生じてい

るものと考えられる。

図 10 に ITO 側を + とし CdTe 側を - とした場合について、拡散理論を適用し理論関数との比較を行った結果を示す。

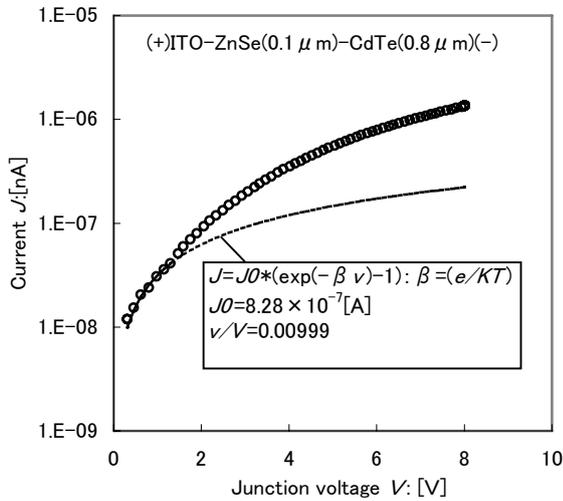


図10 ITO-ZnSe-CdTe接合の電流・電圧特性
Fig.10 Current vs Voltage characteristic of the ITO-ZnSe(0.1 μm)-CdTe(0.8 μm) Junction.

接合部の電圧で約 1.16V までは逆方向の拡散理論によく一致する。この場合には電流を支配する接合部の正味の電圧 v は接合部全体の電圧 V に対して $Pv=0.00999$ の関係にあり拡散の関数は次の通りである。

$$J=8.28 \times 10^{-7} \times \{ \exp(-ev/kT) - 1 \} \quad [A] \quad \dots\dots\dots (15)$$

この評価では順方向拡散電流特性が現れない。

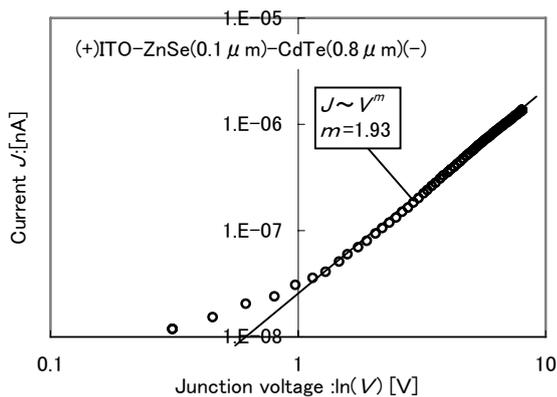


図11 ITO-ZnSe-CdTe接合の電流・電圧特性
Fig.11 Current vs Voltage characteristic of the ITO-ZnSe(0.1 μm)-CdTe(0.8 μm) Junction.

図 11 に示すのは、図 10 での特性を電流、電圧値とも対数表示した特性を示す。図から電圧 V の大きい、約 1.16V 以上の領域で $\ln(I)$ と $\ln(V)$ は直線関係にあることが分かる。これは「なだれ機構」(avalanche)タイプ

のブレークダウンを起こしている事を示しており $J \sim V^\beta$: $\beta=1.93$ の関係を示している。

この逆方向拡散電流の障壁の主体は先の場合と同じく ZnSe であろうと考えられる。接合部の電圧で約 1.16V までは、空間電荷より ZnSe 接合の電位が抑えられている間 CdTe に残りの電位が作用する。この過程で接合電圧の増加により「なだれ機構」によるブレークダウンに移行する。この現象を生じるには、キャリアを加速するための逆方向の電位と「なだれ機構」を起こすに十分な障壁の幅(空乏層)とが必要である。この領域として ZnSe と CdTe の両方が考えられるが、ZnSe の厚みは 0.1μm と薄すぎる。また「なだれ機構」を起こすまで空間電荷で電位が低く抑えられている。このことから「なだれ機構」は CdTe の領域で発生していると考えられる。CdTe で「なだれ機構」を起こすためには、接合面の準位があまり高密度でない必要がある。また CdTe 結晶内の欠陥も少ないことが必要である。結晶格子の不整合などで接合面の準位が多すぎ、また欠陥が多い場合には、前記の「なだれ機構」を起こす条件を満たさなくなる。事実、ITO に直接 CdTe を形成した場合には「なだれ機構」が観測されなかった。すなわち、ZnSe 層は 0.1μm であっても、CdTe 内に欠陥の少ない結晶形成に寄与しているものと考えられる。

6. むすび

本報告では、半導体試料の電流-電圧特性の測定評価を使用した新しい解析方法を提示すると共に、実際に II-VI 族化合物半導体へ適用して解析を試みた。

直流スパッタリングによりガラス基板上に透明導電膜として ITO(Indium Tin Oxide)を形成し、さらに真空蒸着で形成された ZnSe を形成して窓材料基板とし、CdTe を同じく真空蒸着により形成して光センサーセルを構成した。このセルについて電気特性を、電流輸送機構の解析を中心に検討した。この解析によりガラス基板上に真空蒸着で形成された ITO-ZnSe-CdTe セルの電流輸送機構の解明を試みた。この結果、ZnSe を基板材料として使用することで、CdTe の形成する接合部の準位密度が減少し、CdTe が p 型のバンドベンディングになっていることが推定できた。さらに CdTe 結晶内部の欠陥も減少していることが推定できた。

今回の解析例では、 R を解析することによ

る外部電位に依存した試料内のキャリア密度の変化、そして P_v を解析することによる外部電位に依存した試料内の空間電荷の変化解析までは行わなかった。しかし、この分野の解析も当然可能である。以上に示したように本報告で提示した新しい解析方法は、半導体材料およびデバイスの詳細な評価と解析が可能である。

参考文献

- [1] Anderson, R.L. (1960a). Germanium Gallium Arsenide Contacts. Ph.D. Thesis, Syracuse Univ., Syracuse, New York.
- [2] Anderson, R.L. (1960b). Junctions between Ge and GaAs. *Proc. Int. Conf. Semicond., Prague, 1960 (Czech. Acad. Sci.)*, p. 563.
- [3] Anderson, R.L. (1960c). Germanium-Gallium arsenide heterojunctions. *IBM J. Res. Develop.* **4**, 283
- [4] Anderson, R.L. (1962). Experiments on Ge-GaAs heterojunctions. *Solid-State Electron.* **5**, 341.
- [5] Perlman, S.S. (1964). Heterojunction photovoltaic cells. *Advan. Energy Convers.* **4**, 184.
- [6] Perlman, S. S., and Feucht, D. L. (1964). p-n heterojunctions. *Solid-State Electron.* **7**, 911.
- [7] Van Opdrop, C., Kanerva, H. K. J. (1967). Current-Voltage characteristics and capacitance of isotype heterojunctions. *Solid-State Electron.* **10**, 401
- [8] Donnelly, J. P. (1965). Studies of Ge-GeAs and Ge-Si Heterojunctions. Ph.D. Thesis, Carnegie Inst. of Technol., Pittsburgh, Pennsylvania.
- [9] Donnelly, J. P., and Milnes, A. G. (1965). The capacitance of double saturation nGe-nSi heterojunctions. *Proc. IEEE* **53**, 2109.
- [10] Nojima, K., and Ibuki, S. (1966). Preparation and some properties of ZnSe diodes. *Jap. J. Appl. Phys.* **5**, 253.
- [11] DeNobel, D. (1958). Method of Marking Electrical Connection to Semi-Conductive Selenide or Telluride. U.S. Patent 2,865,793.